

## Computer system having low energy consumption

**Patent number:** TW546558 (B)

**Publication date:** 2003-08-11

**Inventor(s):** MORROW LEWIS A [US]; OLSEN CLAUS M [DK]

**Applicant(s):** IBM [US]

**Classification:**

**- international:** G06F1/32; G06F9/50; H04M1/73; G06F1/32; G06F9/46; H04M1/72; (IPC1-7): G06F1/26; G06F1/32

**- european:** G06F9/50A6H; G06F1/32P

**Application number:** TW20010132810 20011228

**Priority number(s):** US20010755861 20010105

### Also published as:

WO02054198 (A2)

WO02054198 (A3)

US2002124196 (A1)

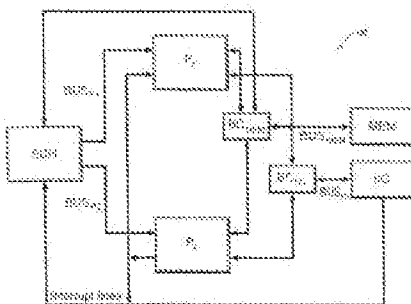
US6986066 (B2)

JP2004530181 (T)

[more >>](#)

### Abstract of TW 546558 (B)

The energy consumption of a computing system is reduced by incorporating two or more processing units with diverse energy efficiencies and diverse processing capabilities. A scheduler intercepts an interrupt(s) from I/O space, resolves the interrupt to a task, retrieves energy and performance attributes for the task, and schedules the task for execution on the processing units such that the task will consume the least amount of energy while executing in a timely fashion.



.....  
Data supplied from the [esp@cenet](#) database — Worldwide

## 中華民國專利公報 [19] [12]

[11]公告編號: 546558

[44]中華民國 92年 (2003) 08月 11日

發明

全 7 頁

[51] Int.Cl<sup>07</sup>: G06F1/26  
G06F1/32

[54]名稱: 具低能量消耗之電腦系統

[21]申請案號: 090132810

[22]申請日期: 中華民國 90年 (2001) 12月 28日

[30]優先權: [31]09/755,861

[32]2001/01/05

[33]美國

[72]發明人:

路易斯A. 莫洛

美國

克勞斯M. 歐勒森

美國

[71]申請人:

萬國商業機器公司

美國

[74]代理人: 陳長文 先生

1

2

[57]申請專利範圍:

1.一種電腦系統,其包含:

至少二處理單元,其具有不同之能量效率,並且調整為至少會根據工作處理需求與一相應之處理能力而執行該工作;及

一排程器,其被調整以安排一給定之工作並交由該至少二處理單元之一來執行,以此消耗最少量之能量,並且當一決定指出根據該指定工作之處理需求與該相應之處理能力使得該至少二處理單元之一無法容納該指定工作之執行時,會將該指定之工作重新排定給至少二處理單元之另外一個來執行。

2.如申請專利範圍第1項之電腦系統,

其中該處理需求包含一該指定之工作須要完成之結束時間。

3.如申請專利範圍第1項之電腦系統,其中該排程器係籍入於該至少二處理單元以外之一硬體元件中之一函數。

5.

4.如申請專利範圍第1項之電腦系統,其中該至少二處理單元之一包含該排程器。

10.

5.如申請專利範圍第1項之電腦系統,其中該排程器被進一步調整以攔截來自該至少二處理單元與週邊裝置之岔斷。

6.

6.如申請專利範圍第1項之電腦系統,其中該至少二處理單元共享記憶體

15.

(2)

3

空間。

- 7.如申請專利範圍第1項之電腦系統，其中該至少二處理單元共享輸入/輸出空間。
- 8.如申請專利範圍第1項之電腦系統，其中該至少二處理單元共享輸入/輸出空間，且該排程器與該至少二處理單元共享記憶體空間。
- 9.如申請專利範圍第1項之電腦系統，其進一步包含一工作屬性儲存，其被調整以儲存至少該處理需求之一部分，其為該排定工作之至少一部分之處理需求。
- 10.如申請專利範圍第1項之電腦系統，其中該決定係為該排程器所作。
- 11.如申請專利範圍第1項之電腦系統，其中該決定係為該至少二處理單元之一所作。
- 12.如申請專利範圍第1項之電腦系統，其中該至少二處理單元進一步被調整以接受或拒絕執行該工作，兩者擇一。
- 13.如申請專利範圍第1項之電腦系統，其中該處理需求包含一必須之處理能力，其為執行該指定工作所需。
- 14.一種電腦系統，其包含：
  - 一複數個處理單元，該等處理單元之每一被調整以執行於其上之工作，且該複數個處理單元之中至少二具有不同能量效率；及
  - 一排程器，其被調整以安排一指定之工作並交由該複數個處理單元之一所執行，其藉由詢問該複數個處理單元以接受或拒絕執行該指定之工作(兩者擇一)直到該指定之工作已經由該複數個處理單元之一所接受與執行，或者被該複數個處理單元全部所拒絕(兩者擇一)，其詢問順序

4

依照該處理器能量效率之遞減。

- 15.如申請專利範圍第14項之電腦系統，其中該排程器係一籍入於該複數個處理單元之一之函數。
5. 16.如申請專利範圍第14項之電腦系統，其中該排程器係一籍入於該複數個處理單元以外之一硬體元件中之函數。
10. 17.如申請專利範圍第14項之電腦系統，其中該排程器攔截來自該複數個處理單元之每一與週邊裝置之岔斷。
- 18.如申請專利範圍第14項之電腦系統，其中該複數個處理單元共享記憶體空間。
15. 19.如申請專利範圍第14項之電腦系統，其中該複數個處理單元共享輸入/輸出空間。
20. 20.如申請專利範圍第14項之電腦系統，其中該複數個處理單元共享輸入/輸出空間，且該排程器與該複數個處理單元共享記憶體空間。
- 21.如申請專利範圍第14項之電腦系統，其進一步包含一工作屬性儲存，其被調整以儲存至少該處理需求之一部分，其為該排定工作之至少一部分之處理需求。
25. 22.如申請專利範圍第14項之電腦系統，其中該排程器進一步被調整以排除該等處理單元其中之一，其順序基於至少一預先定義之條件。
30. 23.如申請專利範圍第14項之電腦系統，其中該處理需求包含一必須之處理能力，其為執行該指定工作所需。
35. 24.一種電腦系統，其包含：
  - 至少二處理單元，其具有不同之能量效率，並被調整以接受或拒絕排定之工作(兩者擇一)，其判斷係基於該排定工作之處理需求與一相應之
- 40.

(3)

5

處理能力，且該至少二處理單元亦被調整以至少執行該已接受且已排定之工作；及

一排程器，其被調整以安排一指定之工作並交由該至少二處理單元之一來執行，如此以消耗最少量之能量，並且當該至少二處理單元之一拒絕執行該指定之工作之時重新安排該指定之工作給該至少二處理單元之另一來執行。

25. 如申請專利範圍第 24 項之電腦系統，其中該排程器係一嵌入於該至少二處理單元以外之一硬體元件之功能函數。

26. 如申請專利範圍第 24 項之電腦系統，其中該至少二處理單元之一包含該排程器。

27. 如申請專利範圍第 24 項之電腦系統，其中該排程器被進一步調整以攔截來自該至少二處理單元與週邊裝置之岔斷。

28. 如申請專利範圍第 24 項之電腦系統，其中該至少二處理單元共享記憶體空間。

29. 如申請專利範圍第 24 項之電腦系統，其中該至少二處理單元共享輸入/輸出空間。

30. 如申請專利範圍第 24 項之電腦系統，其中該至少二處理單元共享輸入/輸出空間，且該排程器與該至少二處理單元共享記憶體空間。

31. 一種電腦系統，其包含：

一複數個處理單元，該複數個處理單元之每一被調整以執行於其上之工作，且該複數個處理單元之中至少二個具有不同能量效率；

一處理器屬性表，其被調整以儲存該複數個處理器其中之至少一部分之處理能力資訊並於該處理能力資

6

訊變化之時動態地更新該處理能力資訊；及

一排程器，其就一指定之工作被調整以取得於處理器屬性表中之至少一部份之處理能力資訊，其順序依照能量效率之遞減，直到該複數個處理器其中之一顯示出足以勝任之處理能力，其能力係相對於該指定工作之處理需求，且該排程器亦被調整以安排該指定之工作並交由該複數個處理器其中之一所執行。

32. 如申請專利範圍第 31 項之電腦系統，其中該電腦系統進一步包含至少一功能區塊；該功能區塊被調整以執行一岔斷所關聯之至少一功能函數。

33. 如申請專利範圍第 31 項之電腦系統，其中該電腦系統進一步包含至少一功能區塊；該功能區塊被調整以執行一工作所使用之至少一功能函數。

圖式簡單說明：

圖 1 為一方塊圖，其說明一電腦系統 100，其具有低能量消耗，其依照本發明之一示範性之具體實施例；

圖 2 為一圖，其說明一工作屬性表，其依照本發明之一示範性之具體實施例；

圖 3 為一圖，其說明一處理器屬性表，其依照本發明之一示範性之具體實施例；

圖 4 為一流程圖，其說明一排程單元 SCH 所進行之工作安排，其依照本發明之一示範性之具體實施例；以及

圖 5 為一流程圖，其說明  $P_1$  (也就是處理單元  $P_1$  或  $P_2$ ) 所進行之工作處理，其依照本發明之一示範性之具體實施例。

(4)

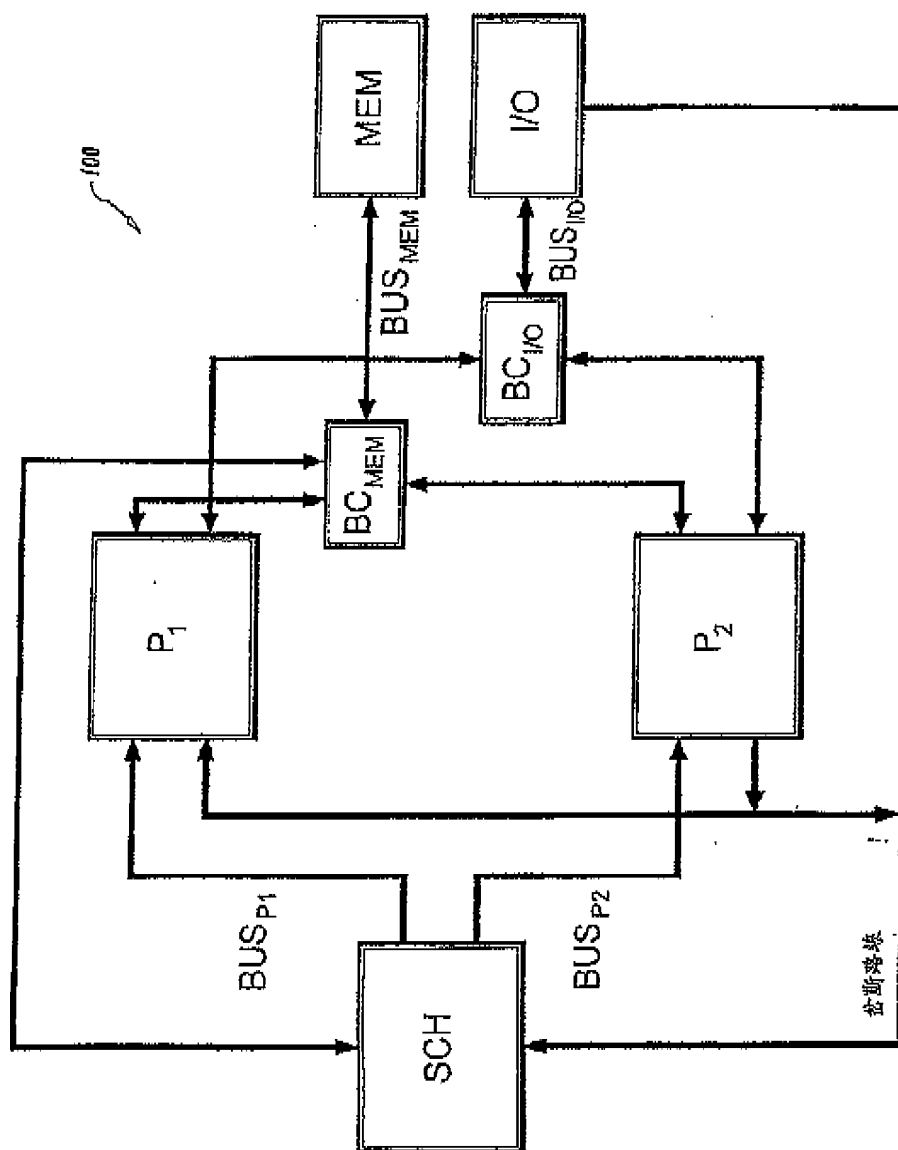


圖 1

(5)

參數	類型	單位	說明
TID	字元組	無	工作識別代碼
NP	位元組	無	能夠執行核工作之處理單元數目
P <sub>TID,1</sub>	位元組	無	最具能源效率之處理器之識別代碼
CPS <sub>TID,P<sub>TID,1</sub></sub>	字元組	[kHz]	支持工作進行所需之每秒週期數
ADDR <sub>1</sub>	空	無	工作程式碼指標器
.			
.			
.			
P <sub>TID,NP</sub>	位元組	無	最不具有能源效率之處理器之識別代碼
CPS <sub>TID,P<sub>TID,NP</sub></sub>	字元組	[kHz]	支持工作進行所需之每秒週期數
ADDR <sub>NP</sub>	空	無	工作程式碼指標器

圖 2

參數	類型	單位	說明
N	位元組	無	處理單元數目
CPS <sub>1</sub>	字元組	[kHz]	目前可用之每秒週期數
.			
.			
.			
CPS <sub>NP</sub>	字元組	[kHz]	目前可用之每秒週期數

圖 3

(6)

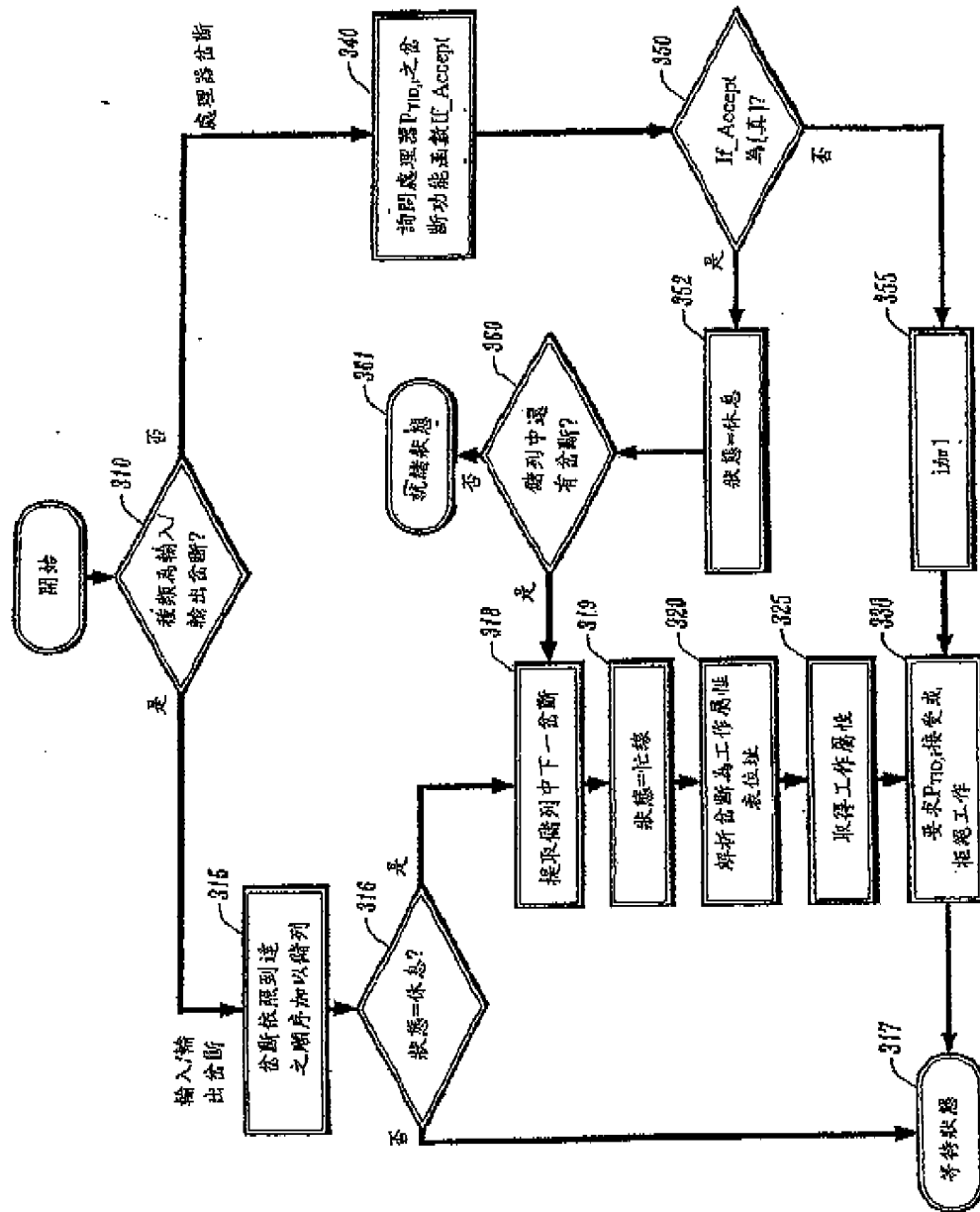


圖 4

(7)

